
DENOMINACIÓN DE LA ACTIVIDAD: 41406 Arquitectura de Computadoras

TIPO DE ACTIVIDAD ACADÉMICA: Asignatura

CARRERA: Licenciatura en Sistemas de Información

PLAN DE ESTUDIOS: 17.13

DOCENTE RESPONSABLE:

Caero, José Luis – Profesor

EQUIPO DOCENTE:

Kirydzun, Hernán Dario – JTP

Ortiz, Adolfo – JTP

Racker, José Enrique – Ayudante de Primera

Luque, Felix Agustín – Ayudante de Primera

ACTIVIDADES CORRELATIVAS PRECEDENTES:

PARA CURSAR: 41407 Organización de Computadoras

PARA APROBAR: 41407 Organización de Computadoras

CARGA HORARIA TOTAL: HORAS SEMANALES: 6 hs - HORAS TOTALES: 96 hs.

DISTRIBUCIÓN INTERNA DE LA CARGA HORARIA:

TEORICO: 50%

TRABAJOS PRACTICOS: 50%

PERÍODO DE VIGENCIA DEL PRESENTE PROGRAMA: 2017 - 2018
--

CONTENIDOS MÍNIMOS O DESCRIPTORES

Arquitectura de computadoras digitales. Conceptos de lenguaje Ensamblador. Circuitos combinatorios y secuenciales. Máquinas Algorítmicas. Estructura de CPU. Interrupciones. Jerarquía de memoria, organización funcional. Acceso. DMA. Buses, periféricos y procesadores de E/S. Procesadores de alta prestación. Procesamiento paralelo y vectorial. Arquitecturas no von Neumann. Conceptos de arquitecturas: grid, multiprocesador, reconfigurables y basadas en servicios.

FUNDAMENTACIÓN:

La tecnología asociada al campo de la teleinformática se presenta en una evolución continua, motivando la necesidad de actualización constante, tanto en estudiantes como profesionales del área de sistemas, y exigiendo desarrollar nuevas capacidades para dar respuestas y soluciones a problemáticas propias de su empleo.

El eje principal de esta asignatura está en presentar un análisis de los fundamentos de la arquitectura y su relación con el software de base, tratando de brindar al estudiante una formación integral en temas necesarios para la comprensión de diferentes plataformas (hardware más software) de computadora actuales y futuras bajo igual paradigma.

OBJETIVOS GENERALES:

Desarrollar en el estudiante capacidades para comprender y manejar los conceptos elementales de la electrónica analógica y digital asociados a una arquitectura de Computadora.

Generar competencias básicas para entender sobre los componentes físicos y funcionales de las arquitecturas de Computadoras.

Incentivar habilidades para la evaluación y especificación técnica de nuevas tecnologías relacionadas con sistemas de computación.

OBJETIVOS ESPECÍFICOS:

Conocer diferentes representaciones de datos en un microprocesador, circuitos digitales asociados dispositivos de entrada salida, y manejo físico de interrupciones.

Introducir al alumno en los conceptos de: Arquitectura de Computadoras: equipos personales y equipos de servicio.

Familiarizar al estudiante con Arquitecturas de computadoras de altas prestaciones y su especificación técnica. Relevar Sistemas Operativos asociados a estas arquitecturas.

Analizar las arquitecturas Grid, y orientadas a servicios.

Conocer las arquitecturas y microarquitecturas de los procesadores re-configurables que se integran en sistemas SOC (System on a chip).

Manejar instrucciones del lenguaje ensamblador de microprocesadores CISC y microcontroladores PIC en tareas de control.

Manejar conceptos de medición de desempeño de diferentes equipamientos informáticos, y estándares asociados.

CONTENIDOS

UNIDADES TEMÁTICAS:

Unidad 1. Introducción.

1.1 Concepto de Máquina virtual: Hardware y Software.

1.2 Elementos de una Arquitectura Von Neumann, descripción de las funciones asociadas a una CPU, necesidad del uso de una memoria de trabajo, necesidad del empleo de canales de comunicación (buses) y la de dispositivos de Entrada/ Salida.

Unidad 2. Circuitos lógicos.

- 2.1 Funciones lógicas compuestas, representación a través de circuitos combinacionales y tabla de verdad asociada.
- 2.2 Autómatas, circuitos básicos: codificadores y decodificadores, multiplexores y demultiplexores. Arreglo lógico programable, PLA
- 2.3 Mapa de Veitch Karnaugh, simplificación de expresiones booleanas y circuitos lógicos. Casos de aplicación. Teoremas de DeMorgan, circuitos equivalentes homogéneos.
- 2.4 Bistables Sincronos y Asíncronos. Bistables tipo SR, JK, D, T Diagramas de Estado. Relación Maestro Esclavo entre dispositivos. Usos aplicados a Registros. Contadores digitales. Flip Flop como unidades de memorias, divisores de frecuencia y Registros de Desplazamiento.
- 2.5 Uso de VHDL en la descripción de circuitos lógicos.

Unidad 3: Interrupciones.

- 3.1 Concepto de interrupciones. Interrupción vs Pooling. Clasificación de interrupciones.
- 3.2 Interrupciones enmascarables: función, configuración y manipulación desde el software. Interrupciones no enmascarables: comportamiento y modificación para su uso. Ventajas y desventajas de las interrupciones.,
- 3.3 Administrador físico de interrupciones. Administrador lógico de interrupciones. Interfase entre administradores de interrupciones. Relación entre el administrador lógico de interrupciones y el vector de interrupción del sistema.
- 3.4 Concepto de Subrutina. Manejo de Pila. Pasaje de Parámetros a través de la Pila.
- 3.5 Esquema general de Servicios de atención a Interrupciones. Interrupciones por Software. Servicios que los Sistemas Operativos brindan para manejo de Periféricos.

Unidad 4.-Módulos de Entrada / Salida

- 4.1 Principios de Intercambio entre la CPU y la Memoria con los Periféricos.
- 4.2 Componentes de un módulo de entrada – salida: lógica de control, buffer, transductor. Conexión de la unidad de E/S con los diferentes buses. Registro de estado.
- 4.3 Entrada/Salida Programada. Entrada/Salida controlada por Interrupción. Entrada/Salida por Acceso Directo a Memoria (DMA). Componentes de un DMA.
- 4.4 Protocolo de Transferencia por hardware (Handshake). Esquema de handshake para una transferencia de Entrada. Esquema de handshake para una transferencia de Salida.

Unidad 5: Arquitectura de Computadora de escritorio.

- 5.1 Descripción de los componentes que conforman los procesadores de la familia Intel: cache, buses internos y unidades de procesamiento de enteros y punto flotante, de prebúsqueda.
- 5.2 Memoria físicas y subsistema de Memoria. Jerarquía de memoria: Caché nivel 1 y nivel 2, funcionamiento y métodos de búsqueda utilizados.
- 5.3 Buses ISA, PCI, SCSI, PCI-X: estructura y funcionamiento. Ventajas y desventajas de su empleo. Conexión entre dispositivos de E/S a CPU/memoria.
- 5.4 Controladora de vídeo: arquitectura, funcionamiento y primitivas asociadas a su programación. RAM DACS.
- 5.5 Puertos de entrada salida: seriales y paralelo. Protocolos de comunicación: concepto, descripción de señales asociadas y pin out.

- 5.6 Interfase de disco: ATA, SATA, SCSI. Caches de discos. Formas de almacenar la información, código redundante para detección y corrección de errores.
- 5.7 USB: características y clasificación. FireWire (IEEE 1394) características y comportamiento.
- 5.8 Administrador físico de interrupciones. Tipos: NMA y IRQ
- 5.9 Firmware del computador. Rutinas de arranque existente, su relación con la detección de fallas. Configuración del SETUP, uso del CMOS.
- 5.10 Administradores de comunicaciones: puente norte y puente sur. Características físicas y funcionales. Canales asociados.

Unidad 6: Arquitectura de Servidores.

- 6.1 Concepto de operaciones unitarias y procesamiento en pipeline. Pipeline vs Solapamiento. Nociones de compiladores optimizantes. Performance real de un RISC.
- 6.2 Redundancias. Backplane con más de un procesador. Concepto de arreglos de discos redundantes. RAID nivel 0, 3, 5. Familia de controladoras RAID SCSI - PCI. Redundancias en fuente de alimentación. Tecnología hot swap.
- 6.3 Concepto de BenchMarks. Database Performance (tpm), TPC-C, TPC-D, NFS Server Performance, Throughput (AIM III), Peak Throughput (AIM VII), SPECrate 92, SPECint95, SPECfp95.
- 6.4 Familias de computadoras con procesadores RS/6000, 68000, R8000, R10000, SPARC, UltraSPARC y PowerPc. Medición de performance, comparación de diferentes tipos de RISC.
- 6.5 Especificación técnica de servidores de Base de Datos. Metodología para la especificación y evaluación de equipamiento mediano.

Unidad 7: Arquitecturas de Computadoras.

- 7.1 Modelos computacional: CISC, RISC, EPIC.
- 7.2 Arquitecturas no Von Neumann. Conceptos de Máquinas de flujo de datos, tipos estáticas y dinámicas. Conceptos de Máquinas con Procesadores vectoriales. Conceptos de Arquitecturas orientadas a lenguajes funcionales.
- 7.3 Arquitecturas paralelas. Taxonomía de Flynn: SISD, SIMD, MISD, y MIMD. Multiprocesadores: paralelización y clasificación. Multiprocesadores de Memoria compartida, y de Memoria distribuida.
- 7.4 Conceptos de Arquitecturas Grid y Orientada a servicios. Procesamiento distribuido. Modelo por capas y funcionalidades.
- 7.5 Arquitectura Harvard: características, componentes internos, programación del tipo PIC. Arquitectura Harvard Extendida del tipo NXP. Microcontroladores vs Microprocesadores.
- 7.6 Arquitectura de Procesadores reconfigurables. Sistemas reconfigurables basados en multiprocesadores. Análisis de prestaciones de multiprocesadores reconfigurables heterogéneos basados en FPGAs.

Unidad 8: Programación de bajo nivel.

- 8.1 Concepto, y manejos del paradigma Ensamblador en microprocesadores CISC. Consideraciones a tener en cuenta en la programación de bajo nivel.
- 8.2 Componentes de un código fuente en Assembler. Etapas de la compilación. Manipulación del segmento de datos, y manejo de apuntadores. Macroassembler. Variables de entorno.
- 8.3 Uso de interrupciones del sistema operativo y del firmware por medio del Assembler.
- 8.4 Herramientas utilizadas para el desarrollo y debug de programas de bajo nivel.

-
- 8.5 Manejo de los puertos de entrada salida desde el código assembler puro, desde el lenguaje C con código assembler incrustado. Potencial empleo en tareas de control. Pasaje de parámetros.
- 8.6 Conceptos asociados al lenguaje Ensamblador de los microcontroladores del tipo PIC y NXP. Herramientas de desarrollo, compilación y simulación.
-

REQUISITOS DE APROBACION Y CRITERIOS DE CALIFICACIÓN:

CONDICIONES PARA PROMOVER (SIN EL REQUISITO DE EXAMEN FINAL)

DE ACUERDO AL ART.23 DEL REGIMEN GENERAL DE ESTUDIOS RESHCS-LUJ:0000996-15

- a) Tener aprobadas las actividades correlativas al finalizar el turno de examen extraordinario de ese cuatrimestre.
- b) Cumplir con un mínimo del 80 % de asistencia para las actividades prácticas.
- c) Aprobar todos los trabajos prácticos y monografías de investigación de temas previstos en este programa, pudiendo recuperarse hasta un 25% del total por ausencias o aplazos
- d) Aprobar el 100% de las evaluaciones previstas con un promedio no inferior a seis (6) puntos sin recuperar ninguna.
- e) Aprobar una evaluación integradora de la asignatura con calificación no inferior a siete (7) puntos

CONDICIONES PARA APROBAR COMO REGULAR (CON REQUISITO DE EXAMEN FINAL)

DE ACUERDO AL ART.24 DEL REGIMEN GENERAL DE ESTUDIOS RESHCS-LUJ:0000996-15

- a) estar en condición de regular en las actividades correlativas al momento de su inscripción al cursado de la asignatura.
- b) Cumplir con un mínimo del 60 % de asistencia para las actividades prácticas.
- c) Aprobar todos los trabajos prácticos y monografías de investigación de temas previstos en este programa, pudiendo recuperarse hasta un 40% del total por ausencias o aplazos
- d) Aprobar el 100% de las evaluaciones previstas con un promedio no inferior a cuatro (4) puntos, pudiendo recuperar el 50% de las mismas. Cada evaluación solo podrá recuperarse en una oportunidad.

EXAMENES PARA ESTUDIANTES EN CONDICIÓN DE LIBRES

Para aquellos estudiantes que, habiéndose inscriptos oportunamente en la presente actividad hayan quedado en condición de libres por aplicación de los artículos 29 o 32 del Régimen General de Estudios, SI podrán rendir en tal condición la presente actividad.

BIBLIOGRAFÍA OBLIGATORIA

Arquitecturas de computadoras. PARHANI, B. Mc Graw Hill. 2007.
Organización y Arquitectura de Computadoras - STALLINGS, William. Pearson 2007.
Organización de Computadoras, un enfoque estructurado TANENBAUM, A. Pearson 2001.
Principio de Arquitectura de Computadoras – MURDOCCA, Miles. Pearson 2005.

BIBLIOGRAFÍA COMPLEMENTARIA

Advanced Computer and Architecture and Parallel Processing. EL-REWINI – EL BARR. Wiley & Sons. 2005.
Arquitectura Computacional. ENGLANDER, Irv. CECSA. 2001.
Arquitecturas de Computadores. HENNESSY, J. PATTERSON, D. Reverte 2011.
Arquitecturas de computadoras. QUIROGA, Patricia. Alfa Omega. 2010.
Assembler desde cero GINZBURG, M. Ed Autor 2010.
Estructura de Computadores y Periféricos. MARTÍNEZ DURÁ, R. Alfa Omega. 2001.

Fundamentos de diseño lógico y de computadoras. MANO, M. Pearson. 2005.
Introducción a las ciencias de la computación. BROOKSHEAR, J. G. Addison Wesley. 1995.
Introducción a las técnicas digitales con circuitos integrados. GINZBURG, M. Ed Autor 2006.
La PC por dentro GINZBURG, M. Ed Autor 2009.

DISPOSICIÓN CD